

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開2005-331869

(P2005-331869A)

(43)公開日 平成17年12月2日(2005.12.2)

(51)Int.Cl.⁷G02B 5/18
G03F 7/20
G11B 7/135
G11B 7/22
H01L 21/027

F1

G02B 5/18
G03F 7/20 501
G11B 7/135 A
G11B 7/22
H01L 21/30 573

テーマコード(参考)

2H049
2H097
5D789
5FO46

審査請求 未請求 請求項の数 2 O L (全 12 頁)

(21)出願番号
(22)出願日特願2004-152231 (P2004-152231)
平成16年5月21日 (2004.5.21)

(71)出願人

000004329
日本ピクター株式会社神奈川県横浜市神奈川区守屋町3丁目12
番地

(74)代理人

100090125
弁理士 浅井 章弘

(72)発明者

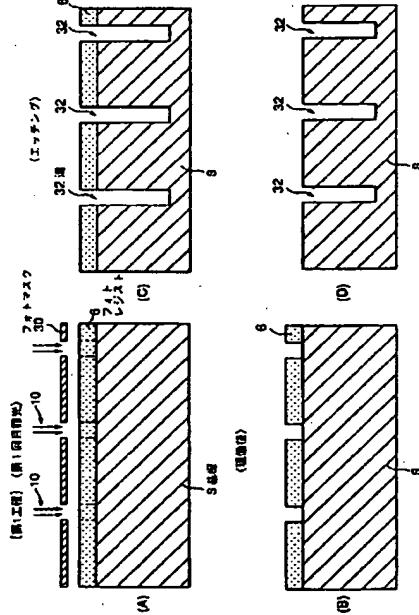
横地 良也
神奈川県横浜市神奈川区守屋町3丁目12
番地 日本ピクター株式会社内Fターム(参考) 2H049 AA33 AA37 AA48 AA57 AA59
AA63
2H097 AA12 AA16 FA09 LA15 LA17
5D789 AA38 AA43 JA03 JA13 JA22
JA46 NA05
5FO46 AA20 AA26 NA08 NA09 NA14
NA17

(54)【発明の名称】回折光学格子の形成方法

(57)【要約】

【課題】 基板をエッチングして階段状回折構造を形成する際に、形状の劣化を少なくして回折効率の高い回折光学格子の形成方法を提供する。

【解決手段】 基板S上に階段部を備えた回折光学格子の形成方法において、基板表面から最も深いステップとなる溝を形成する第1工程と、溝に埋め込み層34を形成する第2工程と、階段部の最上部のステップとなる基板表面の一部から埋め込み層の一部に跨がる第1フォトレジストパターン6Wを形成する第3工程と、エッティングレートが埋め込み層よりも基板の方が大きいエッティングガスを用いたドライエッティングを行って第1凹部38を形成する第4工程と、第1フォトレジストパターンを除去後、第1凹部の一部から埋め込み層の一部に跨がる第2フォトレジストパターン6Xを形成する第5工程と、ドライエッティングを行って第1凹部中に第2凹部44を形成する第6工程と、第5工程から第6工程と同様な工程を繰り返して多段のステップを形成する第7工程と、埋め込み層を除去する第8工程とからなる。



【選択図】 図1

【特許請求の範囲】

【請求項 1】

基板上に多段のステップを有する階段部が複数個所定のピッチで形成されている回折光学格子の形成方法において、

前記複数の階段部のうち、前記基板表面から最も深いステップとなる所定幅の溝を形成する第1工程と、

前記溝に、前記基板表面と面一となるように埋め込み層を形成する第2工程と、

前記階段部の最上部のステップとなる前記基板表面の一部から前記埋め込み層の一部に跨がる第1フォトレジストパターンを形成する第3工程と、

エッチングレートが前記埋め込み層よりも前記基板の方が大きいエッチングガスを用いたドライエッチングを行って、前記第1フォトレジストパターンで覆われた以外の前記基板をエッチングして第1凹部を形成する第4工程と、

前記第1フォトレジストパターンを除去後、前記第1凹部の一部から前記埋め込み層の一部に跨がる第2フォトレジストパターンを形成する第5工程と、

前記エッチングガスを用いてドライエッチングを行って、前記第2フォトレジストパターンで覆われた以外の前記基板をエッチングして第1凹部中に第2凹部を形成する第6工程と、

前記第2フォトレジストパターンを除去した後、前記第5工程から前記第6工程と同様な工程を繰り返して前記多段のステップを形成する第7工程と、

前記埋め込み層を除去する第8工程と、

からなることを特徴とする回折光学格子の形成方法。

【請求項 2】

前記基板の材料は、Siであり、前記埋め込み層の材料は、SiO₂であることを特徴とする請求項1記載の回折光学格子の形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光記録媒体、光通信等に使用される階段状回折構造の回折光学格子を半導体微細加工技術を利用して形成する方法に関する。

【背景技術】

【0002】

最近、階段状回折構造を有する回折光学格子は、非球面レンズと組み合わせて、低収差の光学格子が実現できることなどから、小型高性能が要求される光ディスク用のピックアップ部品として応用されている（例えば非特許文献1）。

この種の回折光学格子が、例えば光ディスク用ピックアップ部品として応用される場合は、照明光のレーザパワーを有效地に使用するため、高い回折効率が要求される。このように高い回折効率を得るには、回折光学格子の階段構造を多段にする方法が採用されている（例えば特許文献1）。

例えば、階段状回折構造の階段段数を2、4、6、8段とした場合には、回折効率はそれぞれ40.5%、81.0%、91.2%、94.9%となる。このように階段段数を多くするほど、回折効率が増加することが知られている（例えば非特許文献2）。

【0003】

【特許文献1】特開2000-98116号公報

【非特許文献1】回折光学格子入門（発行：オプトロニクス社）

【非特許文献2】精密工学会誌（Vol.63, No.9, 1997）

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、上述したような階段状回折構造を、従来の半導体プロセスを利用して加工す

10

20

30

40

50

る場合、段数が多くなるほど、階段状回折構造の最深部の形状を基板にエッチングして形成するのは難しくなってくる。その理由を次に図を示して説明する。

図11は階段状回折構造を有する回折光学格子の一例の理想的な断面形状を示す模式図である。この回折光学格子2は、透明な石英等による基板Sにより形成されており、ここでは4段で1組の階段形状4を隣接して複数組形成している。この階段形状4のピッチP1は回折格子の回折角、最深部の深さD1は回折光の波長に対応してそれぞれ決められる。この回折光学格子2の階段形状4は、旋盤などの機械加工方法により形成する方法と、半導体プロセスによって作製する方法の2種類がある。そして、回折光の波長が短波長で、且つ回折角が大きい場合、上記ピッチP1及び深さD1の大きさはミクロンオーダーの値となり、機械加工法では高精度な製造が困難となる。そのため、半導体プロセスを使用した形成方法が一般的に使用されている。図11の例では、4回のエッチングを行って4段の階段を掘り下げ、5値の位相差をもつ階段状回折構造を形成している。

10

【0005】

上述のように、図11の基板Sとしては石英等の光学材料を使用し、平板状の基板をエッチングした後、所望の形状に切り出して、回折光学格子2として使用する。また基板Sとしてシリコン等の半導体材料を使用して、基板をエッチングして階段形状を得てから、この基板にニッケルめっきなどを厚く施し、それを剥離することで、射出成型用金型を作製する場合もある。この金型により樹脂を射出成型し、樹脂製の回折光学格子を作製することにより大量生産が可能になる。

20

【0006】

次に図12乃至図15を参照して半導体プロセスを使用した従来の一般的な回折光学格子の形成方法を説明する。ここでは階段部分は最上段から順次下段に向けて形成されて行く。まず第1回目のエッチング工程について説明する。図12(A)に示すように、基板Sはシリコンであり、この基板S上にフォトレジスト6が塗布されている。このフォトレジスト6はフォトマスク8を使用した第1回目の露光によって、パターンが焼き付けられる。ここではポジ型フォトレジストを使用しているので、フォトマスク8の開口部8Aを透過した露光光10は上記フォトレジスト6を露光し、露光部分6Aは現像工程によって溶出する。上記露光光10には、ステッパーなどの一般的な半導体製造装置が使用される。

30

【0007】

図12(B)に現像後の基板及びフォトレジストのパターン形状を示す。上述のように露光部分6Aのフォトレジストは現像によって除去されている。この状態でエッチング工程を行う。エッチングは一般的な半導体プロセスで知られているプラズマ・エッチング方法を使用する。ここで基板Sはシリコンであり、シリコンをプラズマ・エッチングする場合は、プラズマ・エッチング装置に $\text{CH}_3\text{F}_2 + \text{CF}_4$ 等のフッ素系ガスを導入する。このエッチング工程を終了すると、図12(C)のように、フォトレジスト6のパターン形状が、基板Sに転写されるように基板Sがエッチングされる。

40

エッチング工程終了後、フォトレジスト6を一般的な半導体プロセスであるプラズマなどによるアッシング(灰化)工程により除去する。この時の状態を図12(D)に示し、基板Sがエッチングされて段差11が形成されている。その後基板Sを清浄にする。

【0008】

次に、第2回目のエッチング工程を行う。図13(A)にフォトレジスト6を全面に塗布した状態を示す。この場合のフォトレジスト塗布は、次に説明するようにレジスト厚みにばらつきが生じ、その結果、エッチング形状に悪影響を与えることになる。

50

図13(B)に、第2回目の露光の説明図を示す。フォトマスク12のパターンは、露光光10によってフォトレジスト6に焼き付けられる。フォトレジスト6の塗布は、フォトレジストの液体を基板S上に滴下し、この基板Sを回転するという、半導体製造工程では一般的なスピンドル法を使用しているため、基板Sの表面に段差がある場合、段差付近でフォトレジスト6の流れが滞り、フォトレジスト6の膜厚がばらついてしまう。基板Sの段差11の近傍部分でのフォトレジスト6の膜厚H1は、基板段差11より離れた

部分でのフォトレジスト 6 の膜厚 H_2 よりも 2 倍程度厚くなっている。その為、フォトレジスト 6 の膜厚 H_1 の部分では露光量不足が生じ、現像後には図 13 (C) に示すように、レジスト残り 6 B が生じてしまう。

【0009】

上記のようにレジスト残り 6 B が発生した状態で、第 2 回目のエッチングを行うと、レジスト残り 6 B の形状がそのままエッチングパターンとして転写されてしまい、図 13 (D) に示すように、本来垂直にエッチングされるべき側壁が S 字状に変形して曲面状になってしまい、特に角部 16 が曲面状になってしまう。第 2 回目のエッチングを終了したフォトレジスト付き基板 S は、前回の工程と同様に、アッシング（灰化）工程により除去し、基板 S を清浄化する。

10

【0010】

次に第 3 回目のエッチング工程について図 14 を用いて説明する。まず、フォトレジスト 6 を塗布し、図 14 (A) の形状を得る。次に、図 14 (B) のようにこのフォトレジスト 6 にフォトマスク 12 のパターンを露光光 10 によって焼き付ける。このフォトレジスト 6 の厚みは、前回の工程同様、基板 S の段差 11 でばらつきが生じる。この段差近傍のフォトレジスト 6 の厚み H_3 は段差 11 から離れた部分の厚み H_4 の約 3 倍の厚みとなる。その為、フォトレジスト 6 の厚み H_3 の部分では、露光量不足が生じ、現像後は図 14 (C) のように、レジスト残り 6 C が生じる。この状態で、第 3 回目のエッチングを行うと、レジスト残り 6 C の形状がそのままエッチングパターンとして転写され、図 14 (D) に示すように角部 18 が曲面状になされて S 字状側壁形状となる。図 14 (D) は、第 3 回目のエッチングを終了した後に、前回の工程と同様に、フォトレジスト付き基板 S をアッシング（灰化）工程により除去し、基板 S を清浄化した状態を示している。

20

【0011】

次に第 4 回目のエッチング工程について図 15 を参照して説明する。まず基板 S の表面にフォトレジスト 6 を塗布して図 15 (A) に示す形状を得る。次に、図 15 (B) に示すように、このフォトレジスト 6 にフォトマスク 20 のパターンを露光光 10 によって焼き付ける。このフォトレジスト 6 の厚みは、前回の工程同様、基板 S の段差 11 でばらつきが生じる。段差近傍のフォトレジスト 6 の厚み H_5 は段差 11 から離れた部分の厚み H_6 の約 4 倍の厚みとなる。その為、フォトレジスト 6 の厚み H_5 の部分では、露光量不足が生じ、現像後は図 15 (C) のように、レジスト残り 6 D が生じる。この状態で、第 4 回目のエッチングを行うと、レジスト残り 6 D の形状がそのままエッチングパターンとして転写されてしまい、図 15 (D) に示すように角部 22 が曲面状になされて S 字状側壁形状となってしまう。

30

【0012】

以上のように、従来の工程では、基板 S のエッチングで段差 11 が生じると、フォトレジスト塗布の工程で、段差 11 の近傍にフォトレジスト溜まりが生じ、段差 11 の近傍ではフォトレジスト 6 の厚みが大きくなり、段差 11 から離れた部分ではフォトレジスト 6 の厚みが小さくなる。その為、フォトレジスト 6 の膜厚のばらつきが生じ、フォトレジスト 6 の厚みが大きいところでは露光不足となり、現像時にフォトレジスト残り 6 B ~ 6 D を生じていた。そして、エッチング工程においては、フォトレジスト残り 6 B ~ 6 D が、エッチングパターンに転写され、本来垂直になるべき側壁が S 字状に変形し、結果的に最深部のエッチング形状が設計とは異なる形状となっていた。このエッチング不良傾向は、エッチング段差が大きいほど顕著に現れる。そしてこのような側壁の形状劣化は、回折光学格子の回折効率の悪化を招き、光の利用効率が悪化する、という問題を招来していた。

40

【0013】

本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の目的は、基板をエッチングして階段状回折構造を形成する際に、形状の劣化を少なくして回折効率の高い回折光学格子の形成方法を提供することにある。

【課題を解決するための手段】

【0014】

50

請求項 1 に係る発明は、基板上に多段のステップを有する階段部が複数個所定のピッチで形成されている回折光学格子の形成方法において、前記複数の階段部のうち、前記基板表面から最も深いステップとなる所定幅の溝を形成する第 1 工程と、前記溝に、前記基板表面と面一となるように埋め込み層を形成する第 2 工程と、前記階段部の最上部のステップとなる前記基板表面の一部から前記埋め込み層の一部に跨がる第 1 フォトレジストパターンを形成する第 3 工程と、エッチングレートが前記埋め込み層よりも前記基板の方が大きいエッチングガスを用いたドライエッチングを行って、前記第 1 フォトレジストパターンで覆われた以外の前記基板をエッチングして第 1 凹部を形成する第 4 工程と、前記第 1 フォトレジストパターンを除去後、前記第 1 凹部の一部から前記埋め込み層の一部に跨がる第 2 フォトレジストパターンを形成する第 5 工程と、前記エッチングガスを用いてドライエッチングを行って、前記第 2 フォトレジストパターンで覆われた以外の前記基板をエッチングして第 1 凹部中に第 2 凹部を形成する第 6 工程と、前記第 2 フォトレジストパターンを除去した後、前記第 5 工程から前記第 6 工程と同様な工程を繰り返して前記多段のステップを形成する第 7 工程と、前記埋め込み層を除去する第 8 工程と、からなることを特徴とする回折光学格子の形成方法である。

10

【0015】

この場合、請求項 2 に規定するように、前記基板の材料は、S₁ であり、前記埋め込み層の材料は、S₁O₂ である。

【発明の効果】

20

【0016】

本発明に係る回折光学格子の形成方法によれば、次のように優れた作用効果を発揮することができる。

基板をエッチングして階段状回折構造を形成する際に、形状の劣化を少なくして設計値通りの寸法に形成でき、もって回折効率の高い回折光学格子を製造することができる。

【発明を実施するための最良の形態】

【0017】

30

以下に、本発明に係る回折光学格子の形成方法の一実施例を添付図面に基づいて詳述する。

図 1 乃至 図 10 は回折光学格子の形成方法の各工程を示す図であり、図 1 は第 1 工程の流れを示し、図 2 は第 2 工程の流れを示し、図 3 は第 3 工程の流れを示し、図 4 は第 4 工程の流れを示し、図 5 は第 5 工程の流れを示し、図 6 は第 6 工程の流れを示し、図 7 は第 7 工程の流れを示し、図 8 は第 8 工程の流れを示し、図 9 は埋め込み層を除去する工程を示し、図 10 は最終的に形成された回折光学格子の断面図を示す。尚、図 11 ～ 図 15 に示す構成と同一構成部分については同一符号を付してその説明をする。

40

【0018】

また本発明方法では、図 11 に示すような設計図通りの 5 段の理想的な階段状回折構造を有する回折光学格子を形成する場合を例にとって説明する。ここでは階段状回折構造を作製する工程で、4 回エッチングを行って、5 段構造を得ているが、エッチング回数及び出来上がり段数はこれに限定されるものではない。

本発明方法の概略は、以下の通りである。すなわち、基板をエッチングして階段状回折構造を形成する際、最深部形状をエッチングにより形成後、前記最深部に埋め込み層を形成し、この最深部よりも浅い階段形状をエッチングにより順次作製する。この際、フォトマスクの開口部の一端は、前記埋め込み層上に位置させて埋め込み層上にフォトレジストパターンの一部が跨がるように形成し、エッチング工程終了後に、上記埋め込み層を基板より除去することにより、階段状回折構造を形成する。

【0019】

本実施例の回折光学格子の各部の寸法の一例を下記に示す。この寸法はこれに限定されるものではなく任意に設定できるものである。

基板 S の厚さ： 600 μm

基板 S の階段状回折構造ピッチ P 1 : 7 μm

50

基板 S の階段状回折構造の最深部深さ D 1 : 5 μ m

フォトレジスト 6 の最浅部の厚さ : 1 μ m

【0020】

＜第1工程：階段状回折構造の最深部のエッチング＞

まず、階段状回折構造の最深部の階段部となる溝をエッチングにより形成する場合について図1を参照して説明する。

図1(A)に示すように、例えばシリコンウエハよりなる基板S上にフォトレジスト6を塗布し、階段状回折構造の最深部用フォトマスク30のパターンを露光光10によって露光する。図1(B)に示すように、露光フォトレジスト6を現像することによって、露光部分が除去されてフォトレジストパターンが形成される。この工程は、半導体製造等において周知のフォト・リソグラフィー工法を用いる。図1(B)で形成されたフォトレジスト・パターンをマスクにして、基板Sをエッチングする。この工程は、半導体製造等において周知のプラズマ・エッチング工法を用いる。例えばプラズマ・エッチング装置に図1(B)に示すフォトレジスト・パターン付き基板Sをセットし、臭化水素と塩素の混合ガス等のエッチング・ガスを流入させてプラズマを発生させることで、エッチングが行われる。すると図1(C)に示すように、基板Sにフォトレジスト・パターンが転写されて、最深部の所定の幅の溝32のエッチングが完了する。その後、半導体製造等において周知のプラズマ・アッシング工法によって、基板S上に残ったフォトレジスト6を酸素等のアッシング用ガスを流入させプラズマを発生させることで灰化して取り除き、基板S上を清浄にして、図1(D)に示すような形状を得る。

10

20

【0021】

＜第2工程：階段状回折構造の最深部の溝の埋め込み＞

次に、図2を参照して最深部の溝の埋め込みについて説明する。

上記第1工程で最深部の溝32を形成した基板S上に、埋め込み層を形成する。ここでは、半導体製造等において周知のプラズマCVD(ケミカル・ベーパー・ディポジション)工程によって、埋め込み層に使用するSiO₂膜(石英)を堆積させる。例えば、プラズマCVD装置にはTEOS(テトラ・エトキシ・シラン)と酸素の混合ガス等を導入し、装置内を400度程度に加熱することで混合ガスが分解し、図2(A)に示すようにSiO₂膜よりなる埋め込み層34を、基板Sの上面全面に堆積する。ここで最深部の溝32内のSiO₂膜以外の基板S上の堆積膜は不要なので、これを半導体製造等において周知のCMP(ケミカル・メカニカル・ポリッシング)方法で、図2(B)に示すように基板Sと基板S上の埋め込み層34とが平行になるまで削る。その後、半導体製造等において周知のエッチ・バック方法によって最深部の溝32内の埋め込み層34以外のSiO₂膜を除去する。このエッチ・バックは一般的に、CH₂F₂やCF₄などのフッ素系ガスを使用したプラズマ・エッチングによって行い、図2(C)に示すような形状を得る。

30

【0022】

＜第3工程：第1フォトレジストパターンの形成＞

次の工程として、最浅部の凹部を形成するための第1フォトレジストパターンを形成する。図3(A)に示すように、略平坦になされた基板Sの表面上にフォトレジスト6を形成し、第1階段部エッチング・パターンに対応したフォトマスク36のパターンを露光光10によって、上記フォトレジスト6に焼き付ける。このときフォトマスク36の開口部の一端36Aを上記第2工程で作製した埋め込み層34上に位置させてある。そして、上記露光後のフォトレジスト6を現像することによって、図3(B)に示すような第1フォトレジストパターン6Wを得る。ここで注意されたい点は、上記第1フォトレジストパターン6Wは、上記埋め込み層34の上面の一部と、基板自体の表面の一部とを跨ぐようにして形成されている点である。

40

【0023】

＜第4工程：第1凹部の形成＞

次に第4工程で第1凹部を形成する。この第4工程では、上記第1フォトレジストバ

50

ーン 6 W をマスクにして、半導体製造等において周知のプラズマ・エッティングによって基板 S をエッティングする。この時、エッティングレートが埋め込み層 3 4 (SiO₂) よりも基板 S (シリコン) の方が大幅に大きいエッティングガスを用いる。これにより、図 4 (A) に示すように基板 S は、ほぼ垂直にエッティングされ、第 1 四部 3 8 が形成される。一方、埋め込み層 3 4 は第 1 フォトレジストパターン 6 W によって被覆されていない部分に、若干エッティングが進行し、エッジが少し侵食されたような形状となる。次に、この第 1 フォトレジストパターン 6 W は前述のプラズマ・アッシング装置によって除去され、図 4 (B) に示すように、基板 S 及び埋め込み層 3 4 の表面は清浄になる。

【0024】

<第 5 工程：第 2 フォトレジストパターンの形成>

10

次に第 5 工程として第 2 のフォトレジストパターンを形成する。まず、図 5 (A) に示すように、基板 S 及び埋め込み層 3 4 の上面全面に、フォトレジスト 6 を塗布する。次に図 5 (B) に示すように次の第 2 階段部エッティング・パターンに対応したフォトマスク 4 0 のパターンを露光光 1 0 によって、上記フォトレジスト 6 に焼き付ける。このときフォトマスク 4 0 の開口部の一端 4 0 A は、上記第 2 工程で作製した埋め込み層 3 4 上に位置させてある。そして、上記露光後のフォトレジスト 6 を現像することによって、図 5 (C) に示すような第 2 フォトレジストパターン 6 X を得る。この場合にも、上記第 2 フォトレジストパターン 6 X は、埋め込み層 3 4 の上面の一部と基板自体の上面の一部を跨ぐよう

うに形成されている。

20

【0025】

<第 6 工程：第 2 四部の形成>

次に第 6 工程として、図 6 に示すように上記第 2 フォトレジストパターン 6 X をマスクにして、半導体製造等において周知のプラズマ・エッティングによって基板 S をエッティングし、第 2 四部 4 4 が形成される。この場合、基板 S は、ほぼ垂直にエッティングされる。そして、埋め込み層 3 4 は第 2 フォトレジストパターン 6 X によって被覆されていない部分に、若干エッティングが進行し、エッジが少し侵食されたような形状となっている。

【0026】

<第 7 工程：第 1 階段部及び複数の階段部の形成>

30

次に第 7 工程として、上記第 2 フォトレジストパターン 6 X は前述のプラズマ・アッシング装置によって除去されることによって、図 7 に示すように、基板 S の表面に第 1 階段部 4 6 が形成されると共に、基板 S 及び埋め込み層 3 4 の表面は清浄になる。

更に、前述した所定の各工程を繰り返すことにより第 1 階段部以降の複数の階段部を形成する。まず、図 8 (A) に示すように、基板 S 及び埋め込み層 3 4 の上面全面に、フォトレジスト 6 を塗布する。次に図 8 (B) に示すように次段のエッティング・パターンに対応したフォトマスク 4 8 のパターンを露光光 1 0 によって、上記フォトレジスト 6 に焼き付ける。このときフォトマスク 4 8 の開口部の一端 4 8 A は、上記第 2 工程で作製した埋め込み層 3 4 上に位置させてある。そして、上記露光後のフォトレジスト 6 を現像することによって、図 8 (C) に示すような次段 (第 3) フォトレジストパターン 6 Y を得る。このフォトレジストパターン 6 Y をマスクにして、半導体製造等において周知のプラズマ・エッティングによって基板 S をエッティングする。これにより、図 8 (D) に示すように、基板 S はほぼ垂直にエッティングされる。そして、埋め込み層 3 4 はフォトレジストパターンによって被覆されていない部分に、若干エッティングが進行し、エッジが少し侵食されたような形状となる。そして、このフォトレジストパターン 6 Y は前述のプラズマ・アッシング装置によって除去され、基板 S 及び埋め込み層 3 4 の表面は清浄になる (図示省略)。

40

【0027】

<第 8 工程：埋め込み層の除去>

上記第 7 工程を終了した段階で、図 9 に示すように階段状にエッティングされた基板 S の中に、埋め込み層 3 4 が残存する。次にこの埋め込み層 3 4 を半導体製造等において周知のウェット・エッティングによって除去する。具体的には、フッ酸 (HF) 水溶液等に、シ

50

リコンよりなる基板Sを浸漬することにより、 SiO_2 の埋め込み層34を選択的にエッティング除去し、この結果、図10に示すように、最終的に階段状回折構造の形成された回折光学格子50を得る。図10に示す構造から明らかなように、階段状回折構造の形状は従来の構造(図15(D)参照)と比較して劣化がほとんどなく、図11に示す構造と同様な理想的な形状となっている。

【0028】

このように、本発明方法によれば、階段状エッティングを設計値に従って形状劣化を少なく行うことができ、回折効率の劣化を少なくできる。また本発明方法では、基板Sとしてシリコンウエハをエッティングして階段状回折構造を作製しているが、このシリコン基板にニッケルめっきを厚く施した後、これを剥離し、金型として樹脂成型に使用し、樹脂製の回折光学格子の大量生産を行うことができる。

10

またシリコン基板を用いる代わりに、 SiO_2 基板を使用し、この基板をエッティングして、階段状回折構造を作成し、そのままこれを回折光学格子として使用することも可能である。そして、上記 SiO_2 基板を使用する場合は、埋め込み層34には、タンゲステンなどの金属材料を使用することが可能である。この SiO_2 基板のエッティングには、前記の半導体製造等において周知のプラズマ・エッティングを使用する。また埋め込み層34にタンゲステンを使用する場合は、半導体製造等において周知のプラズマCVD(ケミカル・ベーパー・ディポジション)法を使用し WF_6 等のガスを導入ガスとして使用してタンゲステン膜を堆積することができる。またタンゲステンをエッティングする場合は、半導体製造等において周知のプラズマ・エッティング工程により、 SF_6 と O_2 の混合ガスを導入ガスとして使用し、タンゲステン膜をエッティングすることができる。

20

【図面の簡単な説明】

【0029】

【図1】回折光学格子の形成方法の各工程を示す図である。

30

【図2】回折光学格子の形成方法の各工程を示す図である。

【図3】回折光学格子の形成方法の各工程を示す図である。

【図4】回折光学格子の形成方法の各工程を示す図である。

【図5】回折光学格子の形成方法の各工程を示す図である。

【図6】回折光学格子の形成方法の各工程を示す図である。

【図7】回折光学格子の形成方法の各工程を示す図である。

【図8】回折光学格子の形成方法の各工程を示す図である。

【図9】回折光学格子の形成方法の各工程を示す図である。

【図10】回折光学格子の形成方法の各工程を示す図である。

【図11】階段状回折構造を有する回折光学格子の一例の理想的な断面形状を示す模式図である。

【図12】半導体プロセスを使用した従来の一般的な回折光学格子の形成方法を説明する工程図である。

【図13】半導体プロセスを使用した従来の一般的な回折光学格子の形成方法を説明する工程図である。

40

【図14】半導体プロセスを使用した従来の一般的な回折光学格子の形成方法を説明する工程図である。

【図15】半導体プロセスを使用した従来の一般的な回折光学格子の形成方法を説明する工程図である。

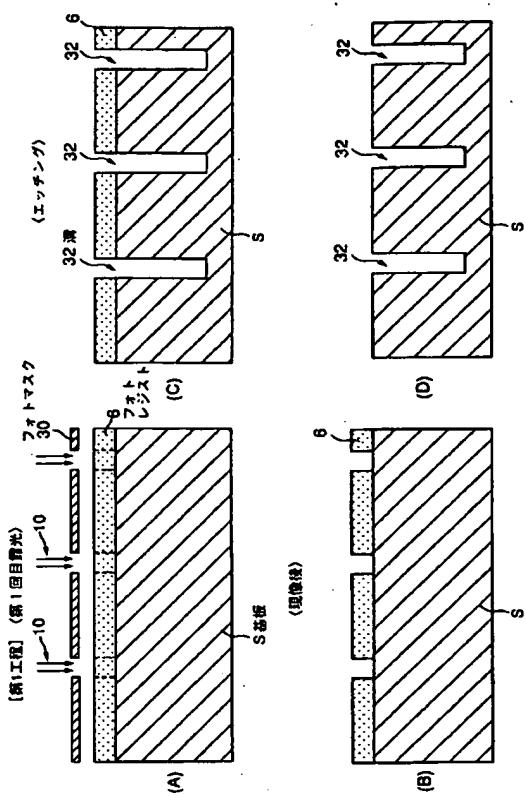
【符号の説明】

【0030】

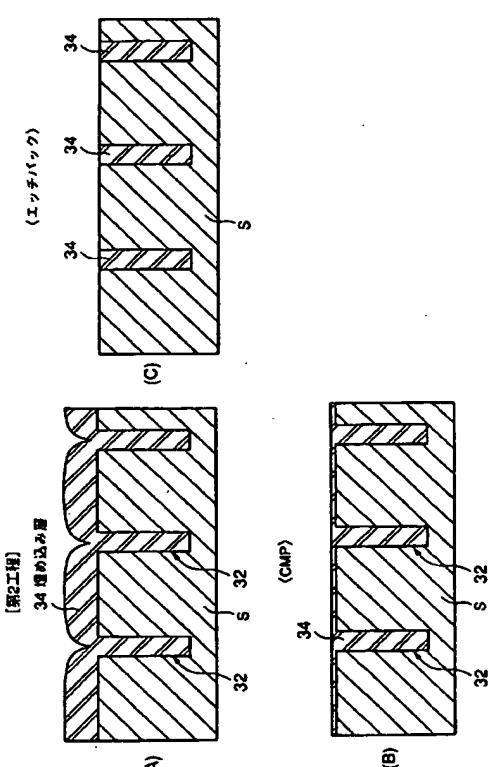
6…フォトレジスト、6W…第1フォトレジストパターン、6X…第2フォトレジストパターン、6Y…第3フォトレジストパターン、10…露光光、30, 36, 40, 48…フォトマスク、32…溝、34…埋め込み層、38…第1凹部、44…第2凹部、50…回折光学格子、S…基板。

50

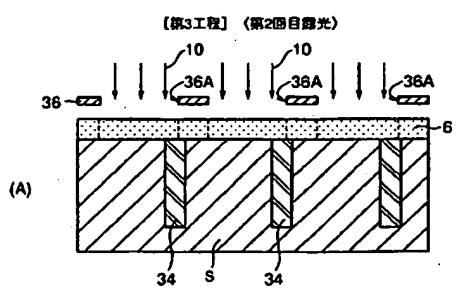
(图 1)



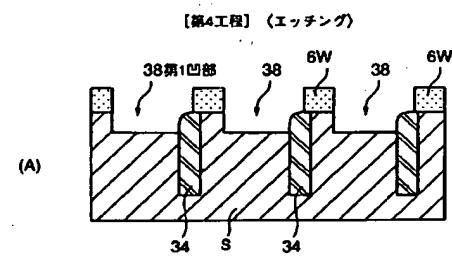
〔图2〕



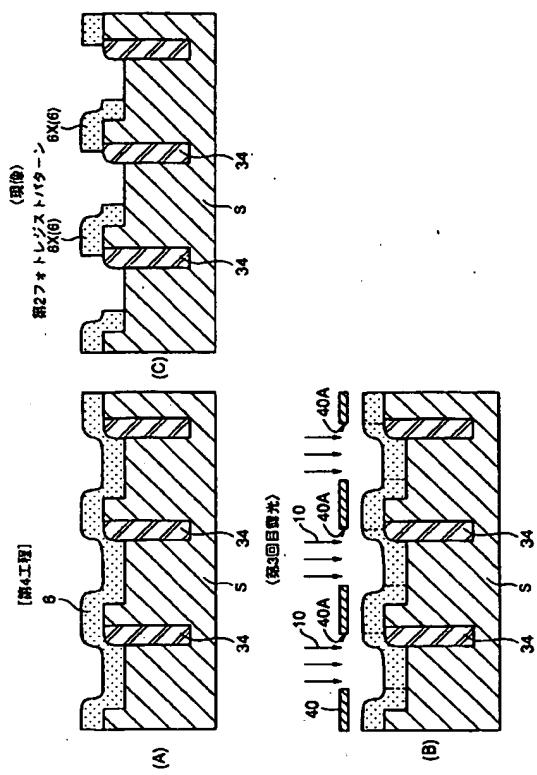
[図3]



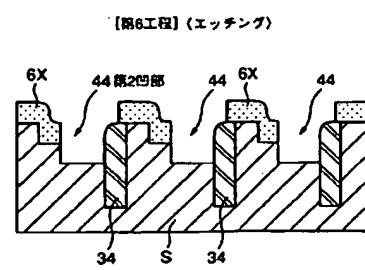
[四 4]



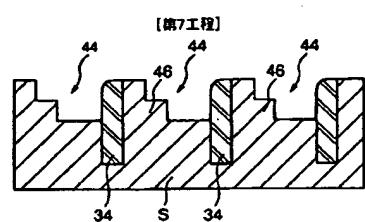
【図5】



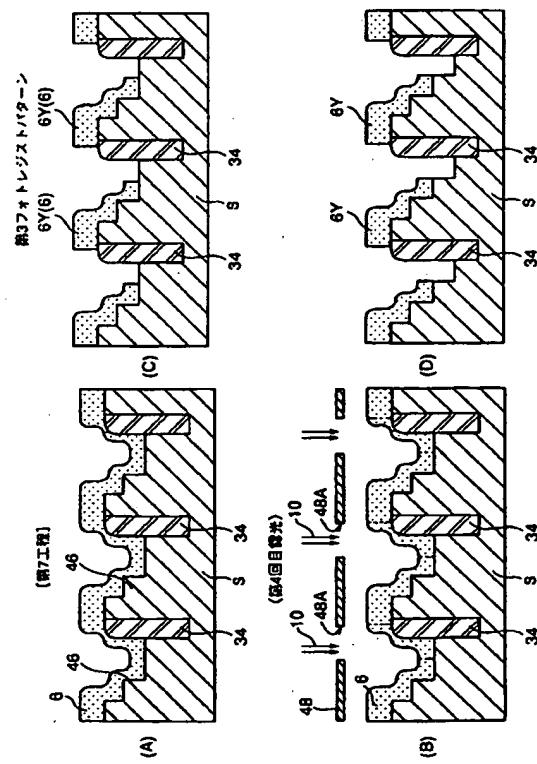
【図6】



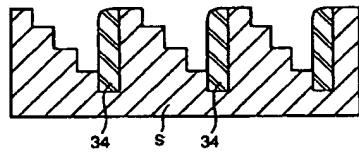
【図7】



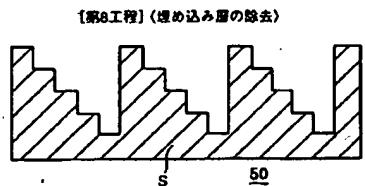
【図8】



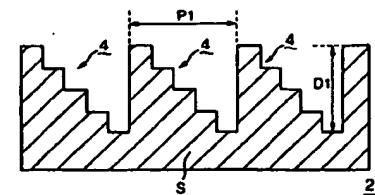
【図9】



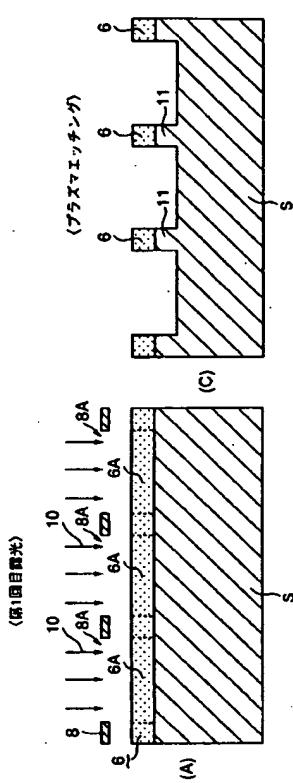
【図10】



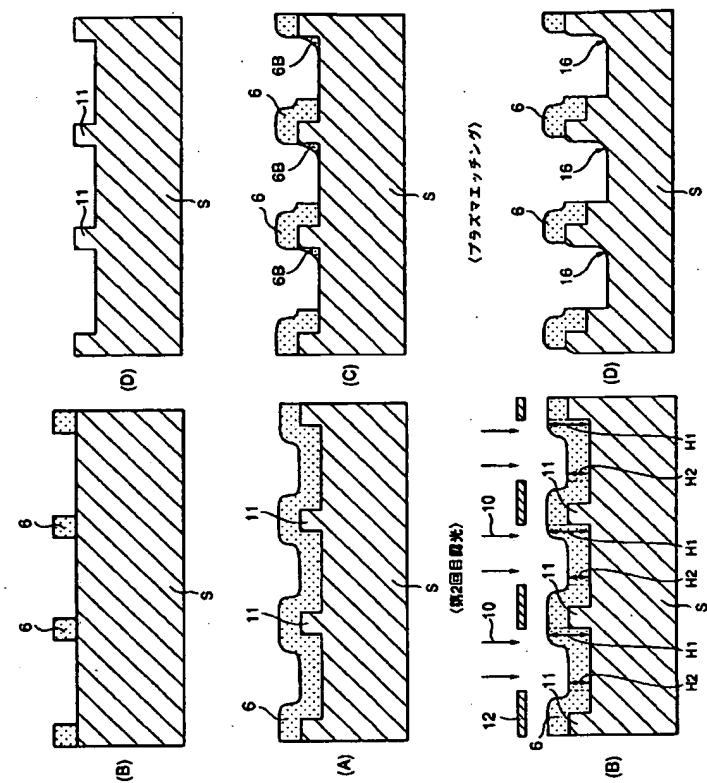
【図11】



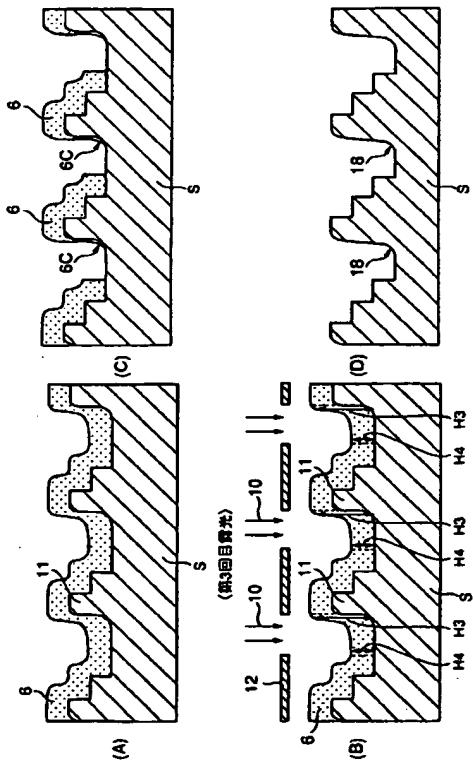
【図12】



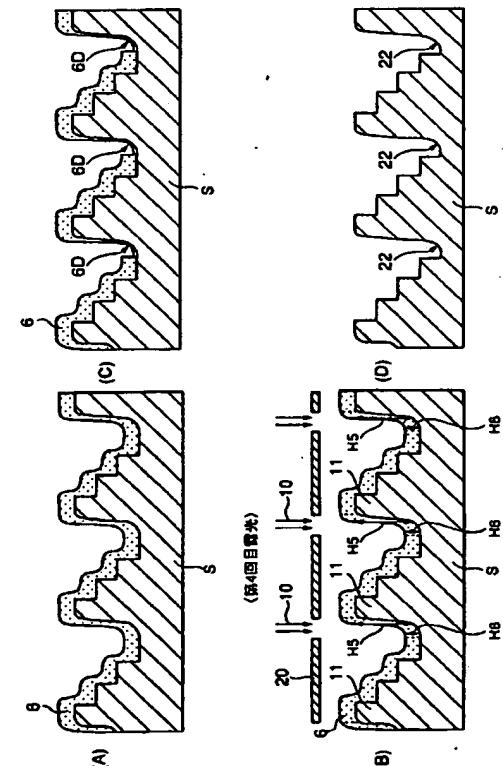
【図13】



【図14】



【図15】



フロントページの続き

【要約の続き】

DERWENT-ACC-NO: 2006-023419

DERWENT-WEEK: 200603

COPYRIGHT 2008 DERWENT INFORMATION LTD

TITLE: Diffractive optical grating formation method for optical disk, involves etching embedded layer formed in grooves formed in step shape in substrate, completely by repeatedly forming and dry-etching photoresist layer

INVENTOR: YOKOCHI Y

PATENT-ASSIGNEE: VICTOR CO. OF JAPAN [VICO]

PRIORITY-DATA: 2004JP-152231 (May 21, 2004)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
JP 2005331869 A	December 2, 2005	JA

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP2005331869A	N/A	2004JP-152231	May 21, 2004

INT-CL-CURRENT:

TYPE	IPC DATE
CIPP	G02B5/18 20060101
CIPS	G03F7/20 20060101
CIPS	G11B7/135 20060101
CIPS	G11B7/22 20060101
CIPS	H01L21/027 20060101

ABSTRACTED-PUB-NO: JP 2005331869 A**BASIC-ABSTRACT:**

NOVELTY - An embedded layer is formed in grooves (32) formed in step shape in substrate (S), over which a photoresist layer (6) is formed. The photoresist layer is dry-etched by using etching gas to form concave portion in which another photoresist layer is formed and subjected to dry-etching to form another concave portion. The embedded layer is etched completely by repeatedly forming and dry-etching photoresist layer.

USE - For forming diffractive optical grating used as pick-up component for optical disk and used for optical communication, using semiconductor ultra-fine processing technology.

ADVANTAGE - The diffractive optical grating with high diffraction efficiency is obtained.

DESCRIPTION OF DRAWING(S) - The figure shows a sectional view illustrating the formation method of diffractive optical grating. (Drawing includes non-English language text).

photoresist layer (6)

exposure light (10)

photomask (30)

groove (32)

substrate (S)

EQUIVALENT-ABSTRACTS:

INORGANIC CHEMISTRY

The substrate comprises material such as silicon and the embedding layer comprises SiO₂.

ORGANIC CHEMISTRY

The substrate comprises material such as silicon and the embedding layer comprises SiO₂.

CHOSEN-DRAWING: Dwg.1/15

TITLE-TERMS: DIFFRACTED OPTICAL GRATING
FORMATION METHOD DISC ETCH EMBED
LAYER FORMING GROOVE STEP SHAPE
SUBSTRATE COMPLETE REPEAT DRY
PHOTORESIST

DERWENT-CLASS: L03 P81 P84 T03

CPI-CODES: L03-G02D; L04-C06B1; L04-C07B;

EPI-CODES: T03-B02B7G; T03-B10A;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: 2006-007873

Non-CPI Secondary Accession Numbers: 2006-020334